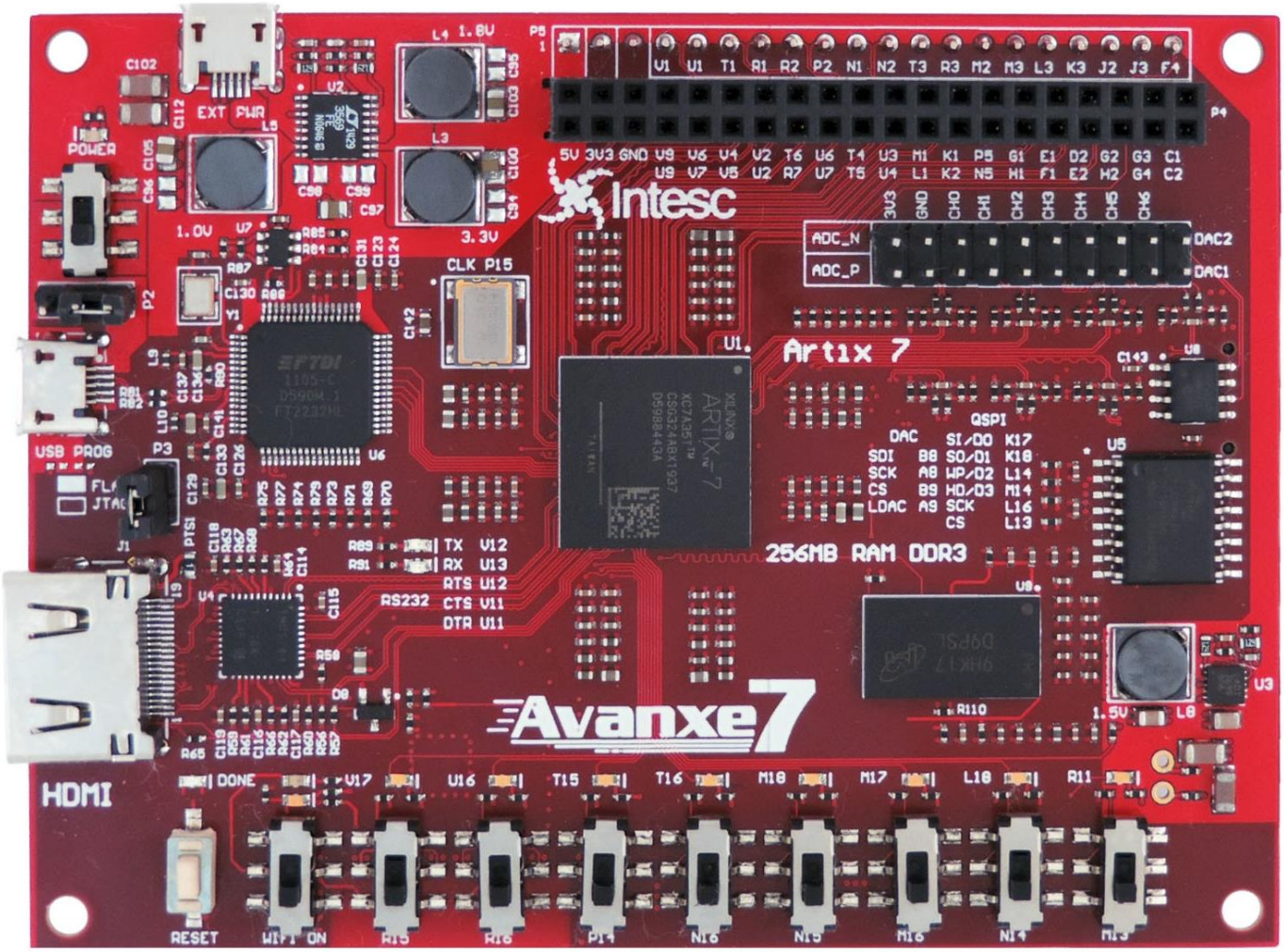
Intesc
electrónica & embebidos

Avanxe7



Contenido

1. Introducción 3
2. Características principales. 4
   2.1 FPGA. 4
   2.2 Recursos en AVANXE 7. 4
3. Diagrama de bloques. 6
4. Diseño y disposición física de la tarjeta. 7
5. Recursos en AVANXE 7. 8
   5.1 Voltaje. 8
   5.2 Ventilador 9
   5.3 Oscilador. 9
   5.4 Flash SPI. 10
   5.5 FTDI FT2232H. 11
   5.6 Convertidor Digital Analógico. 12
   5.7 HDMI. 13
   5.8 Memoria DDR3. 14
   5.9 Puerto Micro SD. 16
   5.10 Internet de las Cosas (IoT). 16
   5.11 LEDs, Switches y Puertos de Expansión. 18
6. Herramientas de desarrollo. 23
   6.1 Herramienta de desarrollo para FPGA. 23
7. Historial de revisión de especificaciones. 24
8. Historial de revisión de hardware. 25

1. Introducción

La tarjeta de desarrollo AVANXE 7, es la primera tarjeta de desarrollo de Intesc Electrónica & Embebidos en incorporar un FPGA de la familia 7 de Xilinx. Además, cuenta con los recursos necesarios para realizar procesamiento de video en tiempo real, aplicaciones IoT, aplicaciones con sistemas operativos en tiempo real, entre muchas otras.

AVANXE 7 cuenta con un FPGA Artix 7 XC7A35T o XC7A100T y puede ser utilizada con el entorno de desarrollo Vivado o con ISE Design Suite*. Algunos recursos del FPGA Artix 7 son: ADC interno de 12 bits, hasta 240* slices DSP, 4,860* Kilobits de memoria Block RAM y hasta 126,800* Flip Flops que permitirán crear potentes aplicaciones embebidas. Además, AVANXE 7 cuenta con un DAC SPI de 2 canales, puerto HDMI, el equivalente a 256MB de memoria RAM DDR3, slot para memoria Micro SD, entre otros dispositivos que la hacen ideal para estudiantes de licenciatura, posgrado e investigadores que requieran diseñar un potente sistema basado en lógica reconfigurable.

*Entorno y características aplicable a modelo XC7A100T

2. Características principales.

AVANXE 7 ofrece los siguientes recursos:

2.1 FPGA.

- Familia Artix 7.
- Modelo:
  - XC7A35T-1CSG324I.
  - XC7A100T-2CSG324I.
- Celdas lógicas:
  - 33,280 (XC7A35T).
  - 101,440 (XC7A100T).
- Slices:
  - 5,200 (XC7A35T).
  - 15,850 (XC7A100T).
- XADC:
  - Resolución de 12 bit.
  - 1 MSPS.
- Velocidad:
  - -1 (hasta 464MHz).
  - -2 (hasta 550MHz).
- Block RAM:
  - 1,800Kb (XC7A35T).
  - 4,860Kb (XC7A100T).

2.2 Recursos en AVANXE 7.

- Oscilador de 100 MHz.
- Programador JTAG FT2232H.
- Convertidor USB-RS232 FT2232H.
- Memoria Flash 256Mb modelo S25FL256S.
- Memoria DDR3 equivalente a 256MB modelo MT41J128M16JT-125.
- 51 pines de entrada/salida digital.
- DAC de 2 canales de 12 bit SPI, MCP4822E.
- Puerto HDMI con acoplador TMDS141.
- Módulo WIFI/Bluetooth ESP32(1)(2).
- 14 LED:
  - Encendido AVANXE 7.
  - Encendido ESP32.
  - Indicador Tx y Rx de convertidor USB-RS232.
  - Indicador de programación exitosa de FPGA.
  - 1 de propósito general en ESP32.
  - 8 de propósito general en AVANXE 7.
- 10 Switches:

  - Encendido AVANXE 7.
  - Encendido ESP32.
  - 8 de propósito general en AVANXE 7.
- 1 Push button:
  - Reset FPGA.
- Un puerto de expansión para protoboard (P5).
- Un puerto de expansión de pines hembra (P4).
- Un puerto analógico para el ADC y DAC.
- Un puerto para ventilador auxiliar (conector no incluido).
- Alimentación Principal: 5 volts desde el puerto USB PROG(3).
- Alimentación Principal Alterna: 5 volts desde el puerto USB EXT PWR.
- Alimentación Secundaria: 3.3 volts habilitada por la alimentación principal.

(1) El módulo ESP32 es alimentado por la fuente principal de 5Volts; se recomienda apagarlo cuando no esté en uso, ya que puede consumir más de 250mA.
(2) No se recomienda alimentar con el puerto USB de una computadora personal a Avanxe 7 cuando se están usando aplicaciones con el ESP32 ya que pueden haber caídas de tensión que provoquen errores en la aplicación.
(3) Debido a que la alimentación de 5V proviene directamente del puerto USB sugerimos extremar precauciones al realizar conexiones con circuitos externos.

3. Diagrama de bloques.

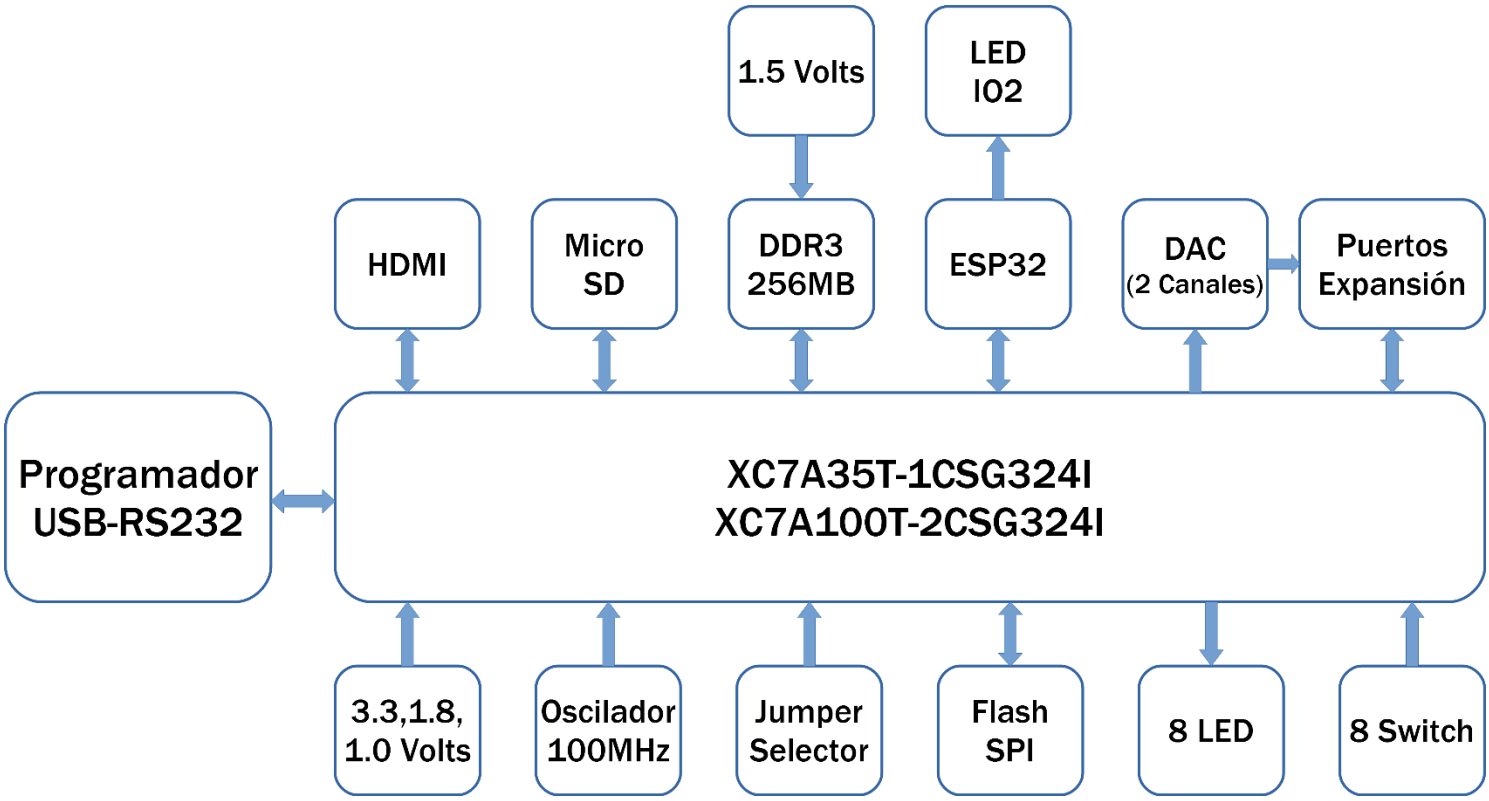


Imagen 1. Diagrama de bloques de la tarjeta de desarrollo AVANXE 7.

4. Diseño y disposición física de la tarjeta.

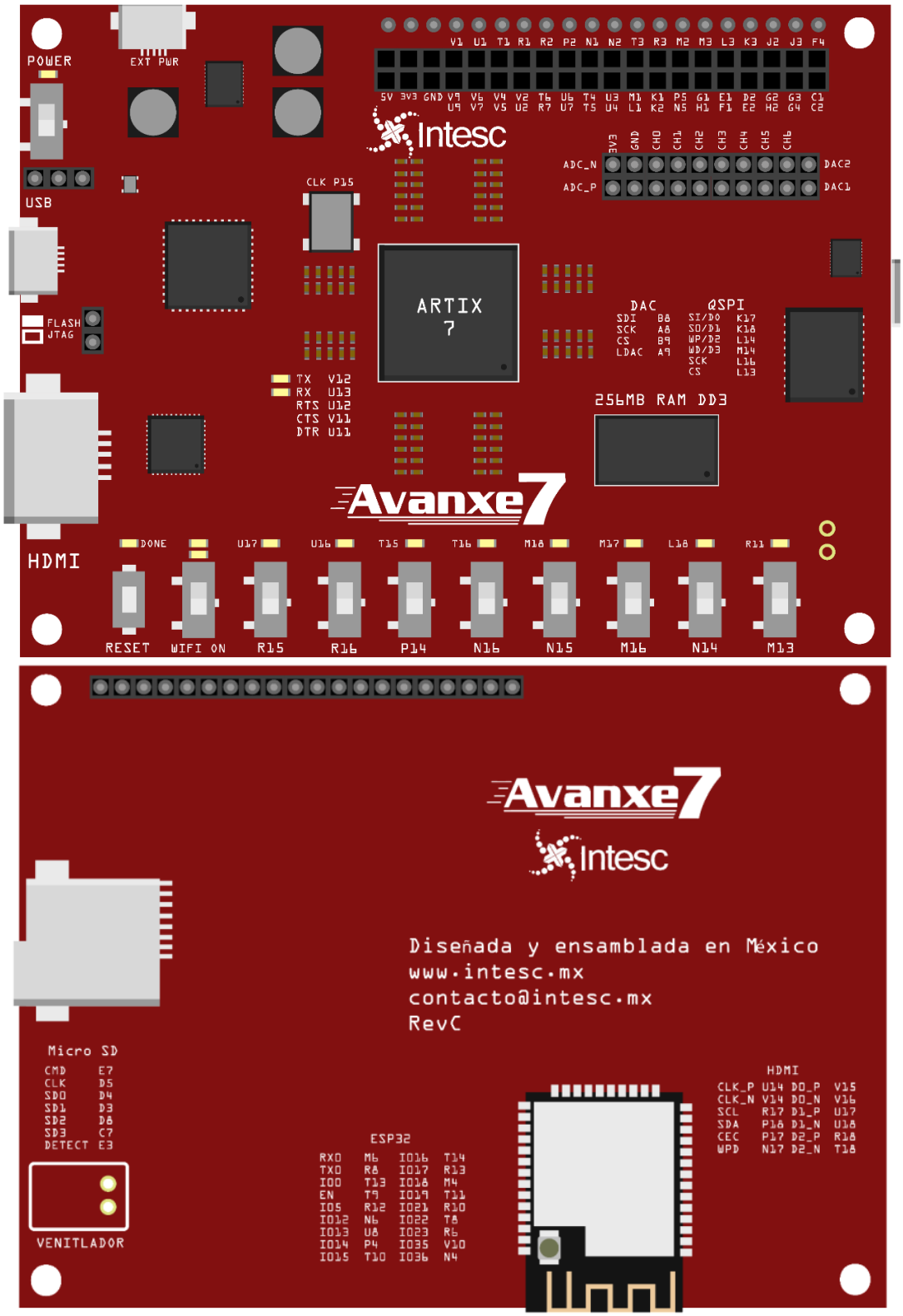


Imagen 2. Ubicación de los recursos y nombre de los puertos en AVANXE 7.

5. Recursos en AVANXE 7.

5.1 Voltaje.

AVANXE 7 cuenta con dos puertos USB desde donde se puede alimentar la tarjeta con 5 Volts. El puerto USB PROG es donde se tiene a lugar la comunicación PC - FTDI FTH232H. Este puerto usualmente conectado a la PC para programación, tiene un límite de 500 mA de corriente directa para alimentar la tarjeta y los puertos de expansión. En caso de requerir más corriente se puede seleccionar como fuente de voltaje al puerto EXT PWR. Esto se logra cambiando de posición el jumper P2 mostrado en la imagen 3.

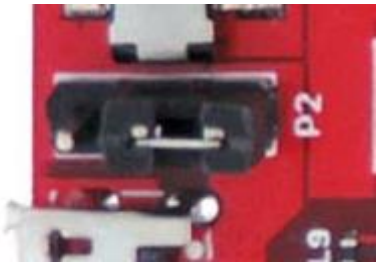


Imagen 3. Jumper P2 selector de voltaje de entrada.

La siguiente tabla, muestra que entrada de voltaje es seleccionado de acuerdo a la posición del jumper P2.

FUENTE DE VOLTAJE	POSICIÓN
EXT PWR	JUMPER EN POSICIÓN IZQUIERDA
USB PROG	JUMPER EN POSICIÓN DERECHA

Cabe mencionar el puerto EXT PWR es exclusivamente para alimentación y la programación del FPGA y comunicación RS232 siempre se realizará a traves del puerto USB PROG.

AVANXE 7 cuenta con dos fuente de voltaje conmutada. La fuente principal genera 3.3, 1.8 y 1.0 Volts mientras que la fuente secundaria genera 1.5V para la memoria DDR y el banco interno del FPGA; para ambas, su alimentación proviene de los 5 Volts que entrega el puerto USB seleccionado por el conector P2. El encendido y apagado puede controlarse mediante el switch POWER colocado por encima del puerto USB de programación. El voltaje de 3.3 Volts y la alimentación externa de 5 Volts pueden ser usadas para alimentar circuitos externos a través de los puertos de expansión P4 y P5. Las fuentes de 1.8, 1.0 y 1.5 Volts son utilizadas para alimentar el núcleo del FPGA y la memoria DDR3 por lo que no hay salida al exterior de ninguna de éstas. Asimismo, no se aconseja usar estas fuentes para alimentar componentes que no son el FPGA y la DDR3. La imagen 4 muestra las fuentes de alimentación.

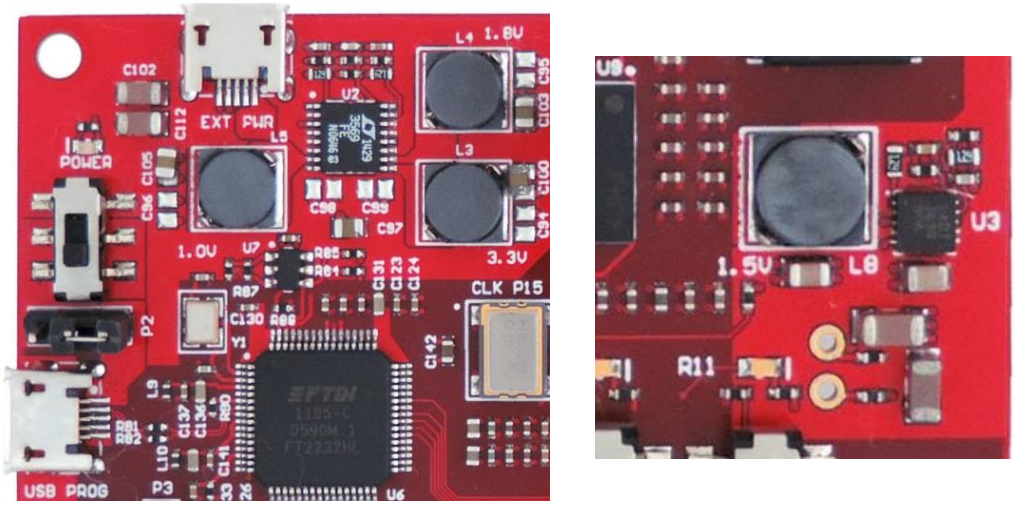


Imagen 4. Fuentes de alimentación y conectores USB en AVANXE 7.

5.2 Ventilador

AVANXE 7 cuenta con un conector (no incluido) para ventilador auxiliar ubicado en la parte trasera de la tarjeta. En la imagen 5 se muestra su serigrafía y su polaridad. Si se quiere utilizar, se recomienda soldar un conector JST macho de 2 terminales en ángulo recto.

Imagen 5. Conector para ventilador auxiliar de AVANXE 7.

5.3 Oscilador.

AVANXE 7 cuenta con un oscilador de 100MHz, mostrado en la imagen 6, soldado al pin P15. Este oscilador es la principal fuente de reloj y pueden usarse los CMTs internos del Artix 7 para incrementar o disminuir la frecuencia.

Imagen 6. Oscilador de 100MHz.

5.4 Flash SPI.

AVANXE 7 cuenta con una memoria S25FL256S de Cypress Semiconductor de 256 Mbits que, además de almacenar el bitstream de programación del FPGA, puede ser usada para almacenar información que el usuario requiera. Es responsabilidad del usuario no editar el área donde el bitstream es almacenado. El bitstream de AVANXE 7 para la memoria Flash tiene un tamaño aproximado de 2MB para el modelo XC7A35T y 3.6MB para el modelo XC7A100T. La imagen 7 muestra la memoria FLASH.

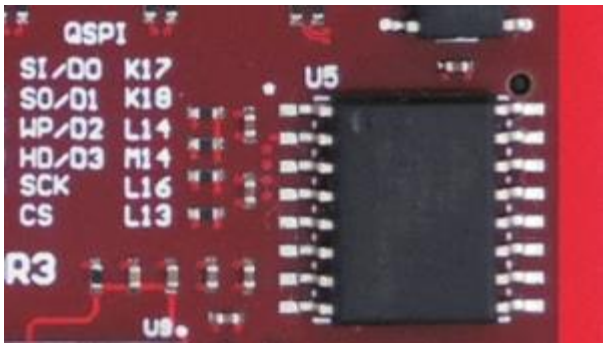


Imagen 7. Flash SPI en AVANXE 7.

La siguiente tabla muestra las conexiones entre el FPGA y la memoria FLASH.

FLASH	PIN FPGA
SI/D0	K17
SO/D1	K18
WP/D2	L14
HOLD/D3	M14
SCLK	L16
CS	L13

El FPGA Artix 7 puede cargar el bitstream de una computadora personal (PC) usando el programador JTAG a través de un cable USB, o desde la memoria FLASH. Para seleccionar desde donde se programará la tarjeta se utiliza el jumper P2, colocado debajo del puerto USB, como se muestra en la imagen 8.

Imagen 8. Jumper selector.

La siguiente tabla, muestra cómo se configura el FPGA de acuerdo a la posición del jumper.

CONFIGURACIÓN	POSICIÓN
FLASH	CON JUMPER
JTAG	SIN JUMPER

5.5 FTDI FT2232H.

El programador JTAG de AVANXE 7 está basado en un dispositivo FT2232H de FTDI. Este dispositivo cuenta con 2 canales, donde el primero es utilizado por INTegra para programar el FPGA y el segundo es utilizado como convertidor USB-RS232 de propósito general. El convertidor USB-RS232 es detectado en una PC como puerto COM, siendo útil cuando se necesita realizar aplicaciones donde sea requerida la comunicación con una PC y la velocidad de transferencia no es crítica. Con éste convertidor es posible conectarse con LabVIEW, JAVA, Matlab, C#, etc. y es capaz de transmitir con una taza de transferencia de hasta 12 MBAUDIOS. La imagen 9 muestra el dispositivo FT2232H y los componentes que requiere a su alrededor.

Imagen 9. Programador y convertidor USB-RS232 FT2232H.

La siguiente tabla resume el mapeo de pines del FPGA al RS232.

FTDI	PIN FPGA
TX	V12
RX	U13
RTS	U12
CTS	V11
DTR	U11

La imagen 10 muestra la conexión de TX y RX entre el FPGA y el FT2232H.

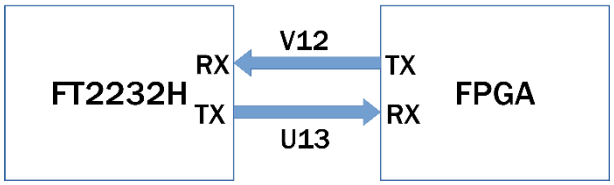


Imagen 10. Conexiones de TX y RX entre FPGA y FT2232.

5.6 Convertidor Digital Analógico.

AVANXE 7 incorpora un convertido Digital Analógico (DAC) de Microchip MCP4822, mostrado en la imagen 11, conectado al puerto analógico. Este convertidor cuenta con 2 canales, su resolución es de 12 bits y funciona a través del protocolo SPI a 20MHz.

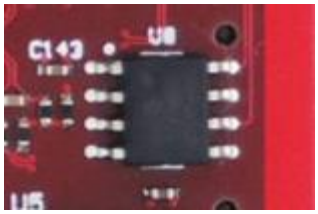


Imagen 11. DAC SPI.

La siguiente tabla muestra la conexión de pines entre el FPGA y el DAC.

DAC	PIN FPGA
SDI	B8
SCK	A8
CS	B9
LDAC	A9

5.7 HDMI.

AVANXE 7 cuenta con un puerto HDMI que permite crear aplicaciones donde se requiera salida de video. Entre el puerto y el FPGA existe un acoplador de Texas Instruments (TI) TMDS141, que disminuye la distorsión de las señales diferenciales generadas en el cable HDMI y cuenta con un repetidor I2C para dispositivos Display que permitan identificación de datos (EDID). En la imagen 12 se observa el puerto HDMI y el acoplador TMDS141 de TI.

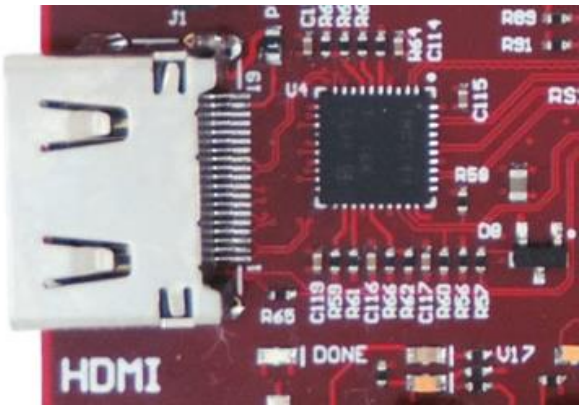


Imagen 12. Puerto HDMI.

La siguiente tabla muestra las conexiones hacia el puerto HDMI:

HDMI	PIN FPGA
CLK_N	V14
CLK_P	U14
D0_N	V16
D0_P	V15
D1_N	U18
D1_P	U17
D2_N	T18
D2_P	R18
SCL	R17
SDA	P18
CEC	P17
HPD	N17

5.8 Memoria DDR3.

AVANXE 7 cuenta con una memoria DDR3 MT41J128M16JT-125 de Micron Technology, con una capacidad equivalente a 256MB y un Data Rate de 400MBytes/seg (prueba realizada con el IP en Microblaze a una frecuencia de 200MHz). La memoria DDR3 tiene la velocidad y el tamaño suficiente para permitir almacenar información y ser procesada en tiempo real. La memoria DDR3 se puede apreciar en la imagen 13.

Imagen 13. Memoria DDR3 en AVANXE 7.

La siguiente tabla muestra la conexión entre el FPGA y memoria:

DDR3	PIN FPGA	VIVADO/ISE
D0	D15	ddr3_dq[0]
D1	E15	ddr3_dq[1]
D2	A16	ddr3_dq[2]
D3	B18	ddr3_dq[3]
D4	A15	ddr3_dq[4]
D5	E16	ddr3_dq[5]
D6	C15	ddr3_dq[6]
D7	A18	ddr3_dq[7]
D8	D13	ddr3_dq[8]
D9	B13	ddr3_dq[9]
D10	F13	ddr3_dq[10]
D11	D12	ddr3_dq[11]
D12	B14	ddr3_dq[12]
D13	B11	ddr3_dq[13]
D14	D14	ddr3_dq[14]
D15	A11	ddr3_dq[15]
A0	G16	ddr3_addr[0]
A1	K15	ddr3_addr[1]

DDR3	PIN FPGA	VIVADO/ISE
A2	C16	ddr3_addr[2]
A3	D18	ddr3_addr[3]
A4	J18	ddr3_addr[4]
A5	F16	ddr3_addr[5]
A6	J15	ddr3_addr[6]
A7	E17	ddr3_addr[7]
A8	J14	ddr3_addr[8]
A9	C17	ddr3_addr[9]
A10	H14	ddr3_addr[10]
A11	J13	ddr3_addr[11]
A12	H17	ddr3_addr[12]
A13	D17	ddr3_addr[13]
BA0	H16	ddr3_ba[0]
BA1	K13	ddr3_ba[1]
BA2	F15	ddr3_ba[2]
CS	K16	ddr3_cs_n[0]
WE	H15	ddr3_we_n
CAS	E18	ddr3_cas_n
RAS	G17	ddr3_ras_n
CK_P	G18	ddr3_ck_p[0]
CK_N	F18	ddr3_ck_n[0]
CKE	J17	ddr3_cke[0]
LDQS_P	A13	ddr3_dqs_p[0]
LDQS_N	A14	ddr3_dqs_n[0]
UDQS_P	C12	ddr3_dqs_p[1]
UDQS_N	B12	ddr3_dqs_n[1]
LDM	B17	ddr3_dm[0]
UDM	C14	ddr3_dm[1]
ODT	G14	ddr3_odt[0]
RST	G13	ddr3_reset_n

5.9 Puerto Micro SD.

AVANXE 7 incluye un slot para insertar una memoria Micro SD, cuyo propósito es permitir a las aplicaciones desarrolladas, tener un medio de almacenamiento masivo y es mostrado en la imagen 14.

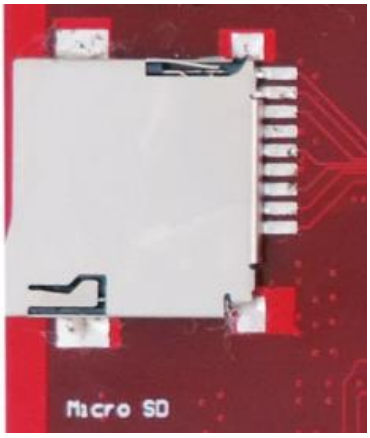


Imagen 14. Puerto Micro SD.

La siguiente tabla, muestra las conexiones entre el puerto Micro SD y el FPGA:

Micro SD	PIN FPGA
CMD	E7
CLK	D5
SD0	D4
SD1	D3
SD2	D8
SD3	C7
DETECT	E3

5.10 Internet de las Cosas (IoT).

Además de contar con recursos tradicionales en tarjetas de desarrollo para FPGAs, AVANXE 7 destaca entre otros sistemas de desarrollo porque permite crear aplicaciones IoT gracias a que incorpora un módulo ESP32 de Espressif (Ver imagen 15) que, entre otras cosas, cuenta con un procesador doble núcleo de 32 bits de ultra bajo consumo, permite conectividad Wi-Fi en las bandas b/g/n (2.4GHz) alcanzando hasta 150Mbps y conectividad Bluetooth v4.2 cumpliendo con la especificación BLE (Bluetooth de bajo consumo).

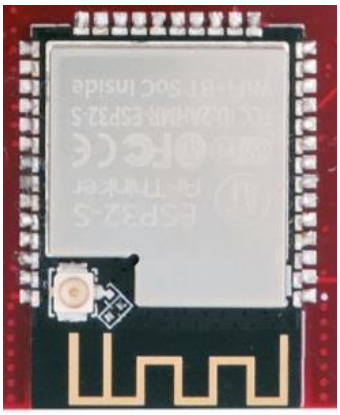


Imagen 15. ESP32 en AVANXE 7.

Los puertos RX0 y TX0, utilizados para programar el ESP32, están conectados al FPGA, logrando una gran versatilidad en la programación del módulo, ya que puede ser programado por el FPGA, por una PC a través del FTDI, o algún otro dispositivo por los puertos de expansión.

El encendido del módulo ESP32 es controlado mediante el Switch WIFI ON, permitiendo apagado mientras no se esté utilizando y encenderlo cuando se esté desarrollando la aplicación que lo requiera; además cuenta con un LED de encendido y un LED de propósito general, **conectado a IO2,** como se muestra en la imagen 16.

Imagen16. Encendido de ESP32 y LED de propósito general.

Las conexiones entre el FPGA y el ESP32 se muestran en la siguiente tabla:

ESP32	PIN FPGA
RX0	M6 (Programación)
TX0	R8 (Programación)
EN	T9
IO0	T13
IO5	R12
IO12	N6
IO13	U8
IO14	P4
IO15	T10

ESP32	PIN FPGA
IO16	T14
IO17	R13
IO18	M4
IO19	T11
IO21	R10
IO22	T8
IO23	R6
IO25	V10
IO26	N4

La imagen 17 muestra la conexión de TX y RX entre el FPGA y el ESP32.

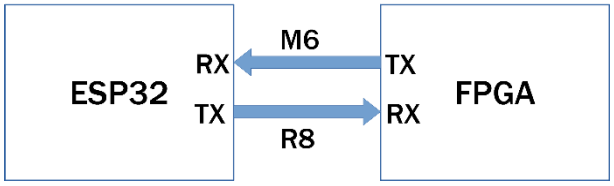


Imagen 17. Conexiones de TX y RX entre FPGA y ESP32.

5.11 LEDs, Switches y Puertos de Expansión.

AVANXE 7 cuenta con 8 LEDs y 8 Switches para hacer comunicación digital básica. Los LEDs trabajan como salidas digitales mientras los Switches trabajan como entradas, también digitales. Además, AVANXE 7 cuenta con 51 pines de entrada salida de propósito general distribuidos en los puertos de expansión P5 y P4. Ambos puertos cuentan con salida de voltaje de 3.3 y 5 Volts, así como referencia (GND). La imagen 18 muestra los LEDs y Switches mientras que la imagen 19 muestra los puertos de expansión y el puerto analógico.

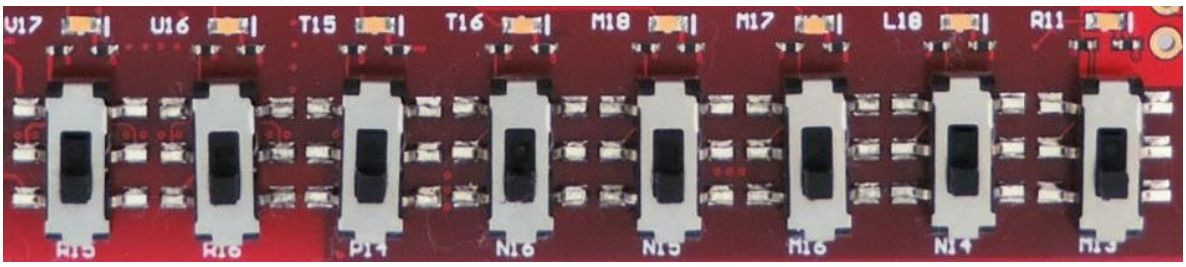


Imagen 18. LEDs y Switches de propósito general.

La siguiente tabla muestra las conexiones entre el FPGA y los LEDs:

LED	PIN FPGA
D1	V17
D2	U16
D3	T15
D4	T16
D5	M18
D6	M17
D7	L18
D8	R11

La siguiente tabla muestra las conexiones entre el FPGA y los Switches:

SWITCH	PIN FPGA
S1	R15
S2	R16
S3	P14
S4	N16
S5	N15
S6	M16
S7	N14
S8	M13

AVANXE 7 cuenta con un puerto de expansión de 20 pines compatible con protoboard, P5, y un puerto de 40 pines hembra compatible con Jumpers, P4. Los pines tanto del puerto P5 como P4 están dispuestos como pares diferenciales*, exceptuando el PIN 20 del puerto de expansión P5. Para finalizar, diferentes pines de los puertos P4 y P5 son utilizados como entradas de reloj, señaladas como SRCC (Single Region Clock Capable) y MRCC (Multi-Region Clock Capable).

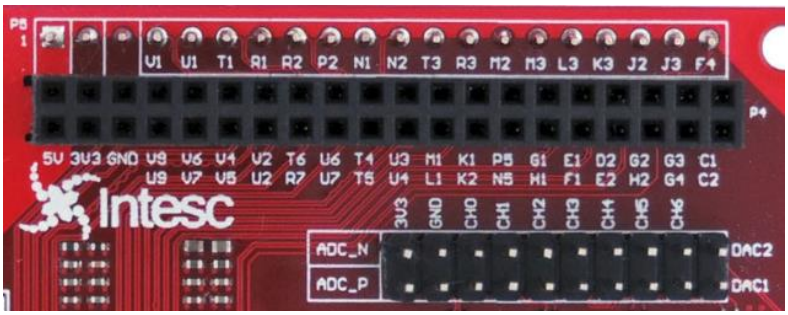


Imagen 19. PuertosP4, P3 y Analógico.

La siguiente tabla muestra las conexiones entre el FPGA y el puerto P5:

PUERTO P5		
NOMBRE	**PIN EXPANSIÓN**	**PIN FPGA**
5V	1	-
3.3V	2	-
GND	3	-
IO17_N	4	V1
IO17_P	5	U1
IO18_N	6	T1
IO18_P	7	R1
IO19_N	8	R2
IO19_P	9	P2
IO20_N	10	N1
IO20_P	11	N2
IO21_N/SRCC	12	T3
IO21_P/SRCC	13	R3
IO22_N	14	M2
IO22_P	15	M3
IO23_N	16	L3
IO23_P	17	K3
IO24_N	18	J2
IO24_P	19	J3
IO25/MRCC	20	F4

La siguiente tabla muestra las conexiones entre el FPGA y el puerto P4:

PUERTO P4		
NOMBRE	**PIN EXPANSIÓN**	**PIN FPGA**
5V	1	-
5V	2	-
3.3V	3	-
3.3V	4	-
GND	5	-
GND	6	-
IO0_P	7	U9
IO0_N	8	V9
IO1_P	9	V7
IO1_N	10	V6
IO2_P	11	V5
IO2_N	12	V4
IO3_P	13	U2
IO3_N	14	V2
IO4_P	15	R7
IO4_N	16	T6
IO5_P	17	U7
IO5_N	18	U6
IO6_P/MRCC	19	T5
IO6_N/MRCC	20	T4
IO7_P	21	U4
IO7_N	22	U3
IO8_P	23	L1
IO8_N	24	M1
IO9_P	25	K2
IO9_N	26	K1
IO10_P/MRCC	27	N5
IO10_N/MRCC	28	P5
IO11_P	29	H1
IO11_N	30	G1
IO12_P	31	F1
IO12_N	32	E1
IO13_P/SRCC	33	E2

PUERTO P4 (Continuación)		
NOMBRE	PIN EXPANSIÓN	PIN FPGA
IO13_N/SRCC	34	D2
IO14_P	35	H2
IO14_N	36	G2
IO15_P	37	G4
IO15_N	38	G3
IO16_P	39	C2
IO16_N	40	C1

***Aunque los puertos están colocados como pares diferenciales, pueden ser utilizados como puertos individuales, dando un total de 51 puertos de propósito general.**

La siguiente tabla muestra las conexiones entre el FPGA y el puerto analógico:

PUERTO ANALÓGICO			
NOMBRE	PIN EXPANSIÓN	CANAL FPGA	PIN FPGA
3.3V	1	-	-
3.3V	2	-	-
GND	3	-	-
GND	4	-	-
CH0_P	5	CANAL7_P	B1
CH0_N	6	CANAL7_N	A1
CH1_P	7	CANAL4_P	C6
CH1_N	8	CANAL4_N	C5
CH2_P	9	CANAL14_P	A4
CH2_N	10	CANAL14_N	A3
CH3_P	11	CANAL6_P	C4
CH3_N	12	CANAL6_N	B4
CH4_P	13	CANAL5_P	A6
CH4_N	14	CANAL5_N	A5
CH5_P	15	CANAL15_P	B3
CH5_N	16	CANAL15_N	B2
CH6_P	17	CANAL12_P	B7
CH6_N	18	CANAL12_N	B6
DAC1	19	-	-
DAC2	20	-	-

6. Herramientas de desarrollo.

6.1 Herramienta de desarrollo para FPGA.

Para la implementación de diseños en VHDL pueden utilizarse los entornos Vivado o ISE Design Suite (sólo para XC7A100T) de Xilinx.

ISE® DESIGN SUITE

VIVADO™

Además, se puede implementar el microprocesador de Xilinx: Microblaze.

Y se puede utilizar con System Generator de Matlab.

System Generator

7. Historial de revisión de especificaciones.

Fecha	Revisión	Cambios
07/01/2019	A	Creación del documento.
15/04/2020	B	Actualización del documento para revisión C del Hardware

8. Historial de revisión de hardware.

Fecha	Revisión	Cambios
2018	A	Se ensambla versión prototipo.
Enero 2019	B	Se ensambla versión comercial
Febrero 2020	C	Se ensambla versión comercial actualizada